

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-097284  
 (43)Date of publication of application : 09.04.1999

(51)Int.Cl.

 H01G 4/12  
 H01G 4/30  
 H01G 4/38

(21)Application number : 09-254521

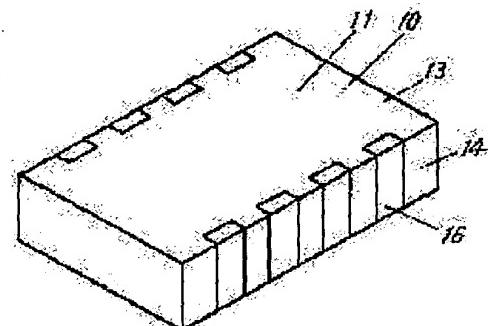
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 19.09.1997

(72)Inventor : YAMASHITA YUKIHITO  
 YAMASHITA OSAMU  
 KIMURA TAKESHI
**(54) MANUFACTURE OF MULTIPLY MULTILAYER CERAMIC CAPACITOR**
**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide a method by which a multiply connected multilayer ceramic capacitor that the electrical connection between internal and external electrodes are properly secured, and at the same time, the deflection strength sand breakdown voltage of the capacitor do not deteriorated.

**SOLUTION:** A multiply connected multilayer ceramic capacitor is constituted in such a way that notched grooves are provided into internal electrode sections exposed on side faces 14 of a sintered body, so that grooves intersecting with all the internal electrodes and widths of the grooves become broader than those of the exposed internal electrodes, and external electrodes 16 are formed in the notched grooves so that the surfaces of the electrodes 16 are flush with the upper and lower surfaces 13 and side faces 14 of the sintered body. The insulating distances of the internal electrodes facing the external electrodes 126 are made longer than the thickness of dielectric layers provided between each internal electrode.


**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C) 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-97284

(43) 公開日 平成11年(1999)4月9日

(51) Int. C1. <sup>6</sup>	識別記号	F I
H O 1 G	4/12 3 6 4	H O 1 G 4/12 3 6 4
4/30	3 1 1	4/30 3 1 1 D
		3 1 1 A
		3 1 1 F
4/38		4/38 A
審査請求 未請求 請求項の数 5	O L	(全6頁)

(21) 出願番号 特願平9-254521

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(22) 出願日 平成9年(1997)9月19日

(72) 発明者 山下 由起人

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 山下 修

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 木村 猛

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

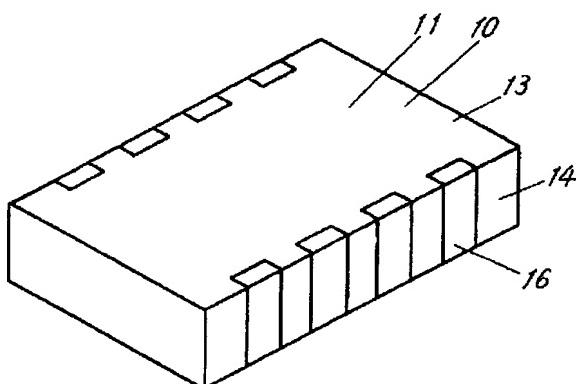
(54) 【発明の名称】多連型積層セラミックコンデンサの製造方法

### (57) 【要約】

【課題】 内部電極と外部電極の良好な電気的接続を確保すると共に、抗折強度と絶縁破壊電圧が低下しない、多連型積層セラミックコンデンサの製造方法を提供することを目的とする。

11 焼結体  
16 外部電極

【解決手段】 焼結体側面14に露出した内部電極部分に切込み溝を設け、この切込み溝は、側面14に露出した全ての内部電極と交差させ、その幅は露出した内部電極の幅より広く加工し、切込み溝内に焼結体平面13および焼結体側面14と同一面となる外部電極16を形成し、外部電極16と対向する内部電極の絶縁距離を、内部電極同士間の一層毎の誘電体層より厚くする。



## 【特許請求の範囲】

【請求項1】 内部電極と誘電体層を交互に複数層積層したグリーン積層体を、複数個の積層セラミックコンデンサを並列に内蔵する多連型積層セラミックコンデンサ形状に、かつ積層セラミックコンデンサを構成する前記内部電極の一方の引出部と、他方の引出部が各々対向する側面に露出するように切断し、次に焼成を行った後焼結体の側面に露出した各々の積層セラミックコンデンサの内部電極群面毎に切込み溝を設け、前記切込み溝を含む内部電極群毎に個々独立した外部電極を形成する構成の多連型積層セラミックコンデンサの製造方法。

【請求項2】 切込み溝の開口幅を、焼結体側面に露出した、各々の積層セラミックコンデンサを構成する内部電極の幅より広く設けることを特徴とした請求項1に記載の多連型積層セラミックコンデンサの製造方法。

【請求項3】 切込み溝を、焼結体側面に露出した、各積層セラミックコンデンサ単位毎の全ての内部電極と交差するように切込み溝を設ける請求項1、または請求項2に記載の多連型積層セラミックコンデンサの製造方法。

【請求項4】 切込み溝に形成する外部電極を、焼結体の側面および平面と同一面となるように形成することを特徴とした請求項1から請求項3の何れか一つに記載の多連型積層セラミックコンデンサの製造方法。

【請求項5】 切込み溝に形成する外部電極と対向する内部電極間の絶縁距離を、積層セラミックコンデンサを構成する内部電極同士間の一層毎の誘電体層の厚みよりも、厚くすることを特徴とした請求項1から請求項4の何れか一つに記載の多連型積層セラミックコンデンサの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は積層セラミックコンデンサ（以降、積層コンデンサと称する）を複数連結させ一体化した多連型積層セラミックコンデンサ（以降、コンデンサアレイと称する）の製造方法に関するものである。

## 【0002】

【従来の技術】従来のコンデンサアレイの製造方法について図を用い説明する。

【0003】図6、図7、図8は従来のコンデンサアレイの焼結体21、切込み溝25を設けた焼結体、及びその完成品を示す図である。

【0004】公知の積層コンデンサ製造方法にしたがって、誘電体層と内部電極を交互に複数枚積層したグリーン積層体を、所定のコンデンサアレイの形状に切断、焼成を行う。次に得られた焼結体21をバレル研磨を行い、その焼結体21の内部に形成された内部電極22群を側面24に露出させ、次いで側面24の露出した内部電極22群以外の部分に切込み溝25を設け、露出した

内部電極22群を突出させた後、内部電極22表面を覆うようにして外部電極26を形成しコンデンサアレイ23を作製する方法が一般に知られている。

## 【0005】

【発明が解決しようとする課題】しかしながら従来のコンデンサアレイは内部電極22を側面24に露出させるためバレル研磨を行うが、内部電極22の引出部を完全に露出させるためには、長時間のバレル研磨を必要とし、研磨が十分でない場合、外部電極26用ペーストを内部電極22の露外面に塗布、焼付したとき、内部電極22の引出部と外部電極26との間で合金層が不十分となり所謂容量抜け不良が発生したり、また内部電極22の引出部以外の側面24に切込み溝25を設けていたため、焼結体21の抗折強度が低下するという問題点があった。

【0006】本発明は、前記従来の問題点を解決し、信頼性の高いコンデンサアレイの製造方法を提供することを目的とするものである。

## 【0007】

【課題を解決するための手段】前記目的を達成するため本発明は、コンデンサアレイ焼結体側面に露出した単位毎の積層コンデンサを構成する全ての内部電極と交差するように切込み溝を設け、コンデンサアレイ焼結体をバレル研磨するだけでは十分に露出させることのできない内部電極引出部を確実に側面に露出させた後、外部電極用ペーストを切込み溝に塗布・焼付することで、内部電極と外部電極との間で良好な接続をさせる。また切込み溝に外部電極を形成することにより焼結体の抗折強度を向上させるものである。

## 【0008】

【発明の実施の形態】本発明の請求項1に記載の発明は、内部電極と誘電体層を交互に複数層積層したグリーン積層体を、複数個の積層セラミックコンデンサを並列に内蔵する多連型積層セラミックコンデンサ形状に、かつ積層セラミックコンデンサを構成する前記内部電極の一方の引出部と、他方の引出部が各々対向する側面に露出するように切断し、次に焼成を行った後焼結体の側面に露出した各々の積層セラミックコンデンサの内部電極群面毎に切込み溝を設け、前記切込み溝を含む内部電極群毎に個々独立した外部電極を形成する構成のコンデンサアレイの製造方法であり、焼結体側面に露出した内部電極部分に切込み溝を形成することにより、焼結体内部に構成された積層コンデンサ単位毎の全ての内部電極端部を確実にその側面に露出させることができる。従って内部電極露外面に外部電極用ペーストを塗布・焼付した際に、内部電極と外部電極との間で良好な接続がなされ容量抜け不良の発生を解消することができる。

【0009】請求項2に記載の発明は、切込み溝の開口幅を、焼結体側面に露出した、各々の積層セラミックコンデンサを構成する内部電極の幅より広く設けることを

特徴とした請求項1に記載のコンデンサアレイの製造方法であり、これにより焼結体内部に形成された各積層コンデンサ単位毎の全ての内部電極引出部を確実に、その側面に露出させることができる。

【0010】請求項3に記載の発明は、切込み溝を、焼結体側面に露出した、各積層セラミックコンデンサ単位毎の全ての内部電極と交差するように切込み溝を設ける請求項1、または請求項2に記載のコンデンサアレイの製造方法であり、これにより焼結体内部に形成された各積層コンデンサ単位毎の全ての内部電極引出部を確実に、その側面に露出させることができる。

【0011】請求項4に記載の発明は、切込み溝に形成する外部電極を、焼結体の側面および平面と同一面となるように形成することを特徴とした請求項1から請求項3の何れか一つに記載のコンデンサアレイの製造方法であり、切込み溝を設けるために低下する焼結体の抗折強度を外部電極の形成で防ぐことができると共に、外部電極の形状を焼結体の側面、及び平面と同一面とするため実装基板の半田付けランド寸法の設計が容易となる。

【0012】請求項5に記載の発明は、切込み溝に形成する外部電極と対向する内部電極間の絶縁距離を、積層セラミックコンデンサを構成する内部電極同士間の一層毎の誘電体層の厚みより、厚くすることを特徴とした請求項1から請求項4の何れか一つに記載の多連型積層セラミックコンデンサの製造方法であり、これにより高電圧を印加した時の絶縁破壊は、絶縁距離が短い内部電極同士間の誘電体層で常に起こり、内部電極同士間の誘電体層よりも、外部電極と対向する内部電極間の絶縁距離を厚く確保することにより、絶縁破壊電圧の低下を防ぐことができる。

【0013】(実施の形態1)以下、本発明の一実施形態の四連型コンデンサアレイの製造方法について図を用いて説明する。公知の積層コンデンサ製造方法を用い、誘電体層と内部電極を交互に複数枚積層したグリーン積層\*

\*体を、図2に示す形状の四連型コンデンサアレイグリーンチップに切断後、焼成を行った。

【0014】次に得られた焼結体11を、図3に示すように、その側面14に露出した全ての内部電極12と交差するようにして、切込み溝15を加工した。前記切込み溝15の開口幅は、焼結体11内部に形成した各々の積層コンデンサの内部電極12の露出幅より広く形成した。これにより全ての内部電極12引出部を完全に露出させることができる。

10 【0015】次いで図1に示すように切込み溝15に外部電極16用の電極ペーストを、焼付後の外部電極16の面が焼結体側面14、および焼結体平面13と同一面となるように塗布し、焼付を行った。

【0016】この切込み溝15内に形成される外部電極16は、対向する内部電極12間との絶縁距離を、積層セラミックコンデンサを構成する内部電極12同士間の1層毎の誘電体層の厚みより、厚くする様にコンデンサアレイ10を作製した。

10 【0017】本発明により得られたコンデンサアレイ10と、図7、図8に示すように従来例の側面24に露出した内部電極22の引出部分以外の側面24に切込み溝25の加工を施した後、突出させた内部電極22表面を覆うように外部電極26を形成したコンデンサアレイ23について、各々100個の静電容量と内部電極12に対し外部電極16、及び内部電極22に対し外部電極26との接続状況と、コンデンサアレイ10、23の抗折強度の調査を行い、その結果を(表1)、(表2)に示し、また、外部電極16と対向する内部電極12間の絶縁距離を、積層セラミックコンデンサを構成する内部電極12同士間の誘電体層の厚みより薄い場合と厚い場合

20 について、各々30個の絶縁破壊電圧を測定し、その結果を(表3)に示した。

【0018】

【表1】

内部電極 露出部に 切込み溝	試料数	静電容量		内部、外部電極接続不良	
		許容範囲内	許容範囲外	許容範囲内	許容範囲外
あり	100個	100個	0個	0/30個	—
なし	100個	90個	10個	0/30個	10/10個

【0019】

※※【表2】

内部電極 露出部に 切込み溝	試料数	コンデンサアレイの抗折強度	
		規格範囲以上	規格範囲以下
あり	100個	100個	0個
なし	100個	61個	39個

【0020】

50 【表3】

試料番号	絶縁破壊電圧		
	内部電極と外部電極間が誘電体層より厚い		絶縁破壊箇所
	絶縁破壊箇所	内部電極と外部電極間が誘電体層より薄い	
1	3. 5 kV	内部電極間の誘電体層	2. 4 kV
2	3. 4 kV	"	2. 5 kV
3	3. 2 kV	"	2. 4 kV
4	3. 1 kV	"	2. 1 kV
5	3. 4 kV	"	2. 7 kV
6	3. 1 kV	"	2. 0 kV
7	3. 5 kV	"	2. 7 kV
8	3. 6 kV	"	2. 5 kV
9	3. 4 kV	"	2. 4 kV
10	3. 3 kV	"	2. 2 kV
11	3. 0 kV	"	2. 1 kV
12	3. 6 kV	"	2. 3 kV
13	3. 7 kV	"	2. 6 kV
14	3. 4 kV	"	2. 6 kV
15	3. 3 kV	"	2. 5 kV
16	3. 1 kV	"	2. 0 kV
17	3. 1 kV	"	2. 7 kV
18	3. 2 kV	"	2. 3 kV
19	3. 4 kV	"	2. 4 kV
20	3. 8 kV	"	2. 4 kV
21	3. 6 kV	"	2. 2 kV
22	3. 4 kV	"	2. 1 kV
23	3. 5 kV	"	2. 4 kV
24	3. 5 kV	"	2. 5 kV
25	3. 3 kV	"	2. 6 kV
26	3. 7 kV	"	2. 3 kV
27	3. 2 kV	"	2. 4 kV
28	3. 1 kV	"	2. 1 kV
29	3. 2 kV	"	2. 0 kV
30	3. 0 kV	"	2. 4 kV

【0021】(表1)から分かるように本発明工法によるコンデンサアレイ10は、静電容量の許容範囲外のものは発生していないのに対し、従来品は10個の静電容量小が発生している。これは焼結体21の側面24に内部電極22の引出部が完全に露出していない、露出していない一部の内部電極22と外部電極26との間で接続不十分なものが発生し、静電容量が許容範囲より小さくなつたものと思われる。これを確認するため、本発明品、及び従来品の静電容量許容範囲内のもの各30個と、従来品の静電容量小品10個について、それぞれの内部電極12に対する外部電極16、及び内部電極22に対する外部電極26の接続部分を研磨し、その接続状況を調べた結果、静電容量が許容範囲のものは何れも内部電極12と外部電極16、及び内部電極22と外部電極26の間で完全に合金層が形成されているのに対し、許容範囲外のものは全て内部電極22の一部が外部電極26と合金化反応が不十分で電気的接続がなされていない箇所が発見された。

【0022】又(表2)から分かるように本発明品の抗折強度は全て規格値をクリアしているのに対し、従来品は39個の規格値以下のものが発生している。

【0023】更に(表3)から分かるように、外部電極16と対向する内部電極12間の絶縁距離が、積層セラミックコンデンサを構成する内部電極12同士間の誘電体層の厚み

ミックコンデンサを構成する内部電極12同士間の誘電体層の厚みより薄い場合の方が、破壊電圧が低下した。30この絶縁破壊品を研磨し絶縁破壊箇所を調べた結果、外部電極16と対向する内部電極12間の絶縁距離が、積層セラミックコンデンサを構成する内部電極12同士間の誘電体層の厚みより薄いものは、外部電極16と対向する内部電極12間が破壊し、誘電体層の厚みより厚いものは、内部電極12同士間が破壊しているのが確認された。

【0024】以上の結果から、焼結体11の側面14に露出した内部電極12部分に切込み溝15を、露出した全ての内部電極12と交差し、その幅は内部電極12の露出幅より広く形成することにより、焼結体11内部に形成された全ての内部電極12の引出部を完全に露出させることができる。更に切込み溝15内に外部電極16を設けたために低下する焼結体11の抗折強度を外部電極16の形成で防ぐことができると共に、焼結体11の平面13及び焼結体11の側面14と同一面となるように、外部電極16を形成するため実装基板の半田付けランド寸法の設計が容易となる。更に外部電極16と対向する内部電極12間の絶縁距離を、積層セラミックコンデンサを構成する内部電極12同士間の誘電体層の厚みより厚くすることにより、高電圧を印加した時の絶縁破

壞は、絶縁距離が短い内部電極1・2同士間の誘電体層で常に起こり、絶縁破壊電圧の低下を防ぐ信頼性の高いコンデンサアレイを得るために必須条件であることが明らかである。

【0025】また、図4、図5に示すように切込み溝15の形を変えても同様な結果が得られることは確認されている。

#### 【0026】

【発明の効果】以上、本発明によれば、焼結体側面に露出した内部電極部分に切込み溝を設けることにより、焼結体内層に形成された内部電極を確実に露出させると共に、その切込み溝に形成する外部電極と露出された内部電極との間で良好な合金層が形成され、電気的接続を確保することが可能になり、また切込み溝と外部電極の形状を制御することで、コンデンサアレイの抗折強度の低下を防ぎ、又形成する外部電極を焼結体の平面及び側面と同一面とすることにより、実装基板の半田付けランド寸法の設計が容易となる。又さらに外部電極と対向する内部電極の絶縁距離を、内部電極同士間の誘電体層より厚くすることにより、絶縁破壊電圧の低下を防ぐことができ工業的に利用価値の高いコンデンサアレイの製造方法を提供することができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態における四連型コンデンサアレイの斜視図  
【図2】同四連型コンデンサアレイの焼結体の斜視図

【図3】同切込み溝を加工した四連型コンデンサアレイの焼結体の斜視図

【図4】本発明の他の実施形態における四連型コンデンサアレイの焼結体の斜視図

【図5】同四連型コンデンサアレイの焼結体の斜視図

【図6】従来の四連型コンデンサアレイの焼結体の斜視図

【図7】同切込み溝を加工した四連型コンデンサアレイの焼結体の斜視図

【図8】従来の四連型コンデンサアレイの斜視図

#### 【符号の説明】

10 10 コンデンサアレイ

11 焼結体

12 内部電極

13 焼結体平面

14 焼結体側面

15 切込み溝

16 外部電極

17 切込み溝

18 切込み溝

21 焼結体

22 内部電極

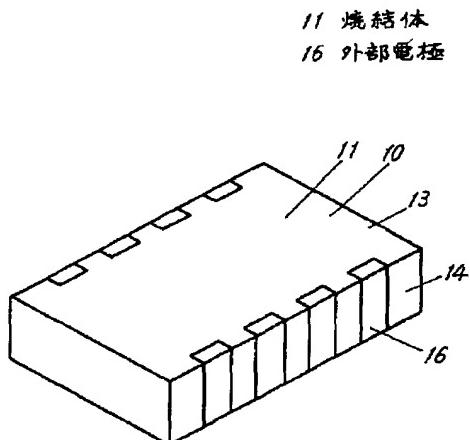
23 コンデンサアレイ

24 焼結体側面

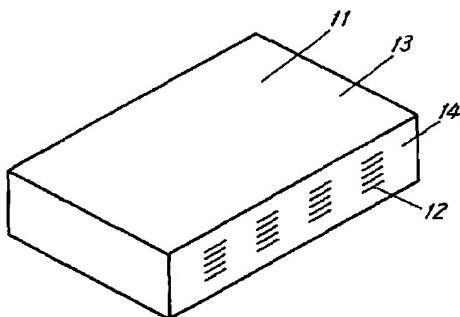
25 切込み溝

26 外部電極

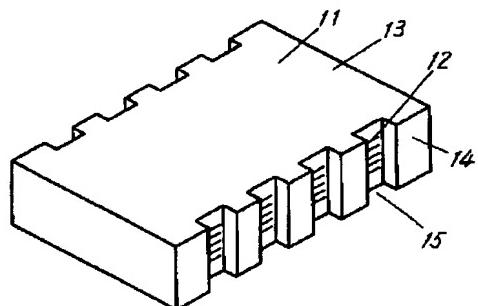
【図1】



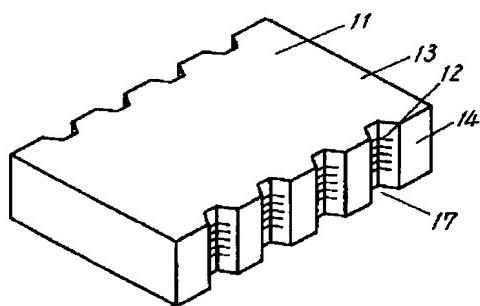
【図2】



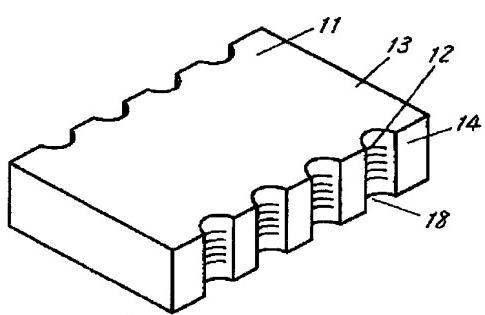
【図3】



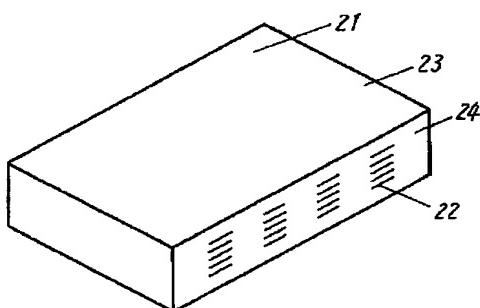
【図4】



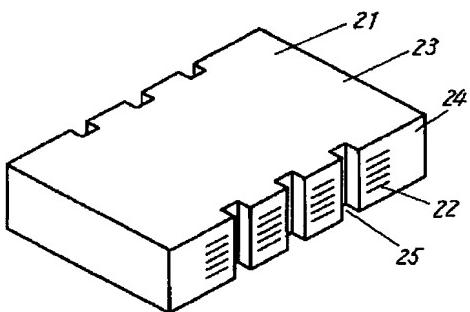
【図5】



【図6】



【図7】



【図8】

